

Asünkroonsed süsteemid

- **Taktsignaal – sünkroonne digitaalsüsteem**
 - lihtne projekteerida, probleemid suurte süsteemide korral (signaali levimise aeg!)

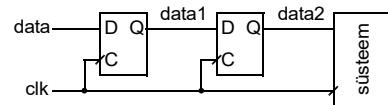
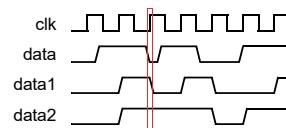
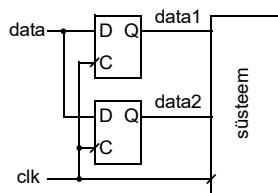
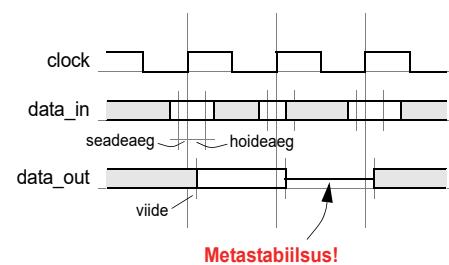
- **Asünkroonne andmevahetus**
 - andmevahetus moodulite vahel, mis kasutavad erinevaid taktsignaale
 - signaal peab olema stabiilne takti muutumisel (setup & hold)
 - andmevahetus süsteemis, kus signaali levimise aeg on võrreldav taktsignaali perioodiga
 - hajus-süsteemid
 - süsteem kiibil (SoC)
 - kõikjal sama probleem – signaali stabiilsuse tagamine
 - andmevahetus asünkroonsete (self-timed) moodulite vahel
 - asünkroonsed automaadid

- **Asünkroonseid süsteeme tuleks kasutada seal, kus on neist kasu!**

Asünkroonsed sisendid

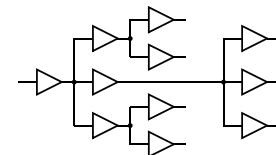
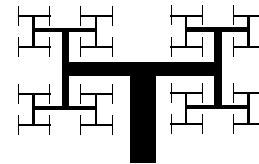
- **Signaalid moodulite vahel, mille taktsignaalid võivad oluliselt erineda**
 - erinevate sagedustega taktsignaalid
 - üksteisest kaugel asuvad moodulid
 - füüsikalised efektid – nt. värelemine

- **Vajalik on sisendite täiendav puhverdamine**
 - vähendab metastabiilsuse levimise töenäosust



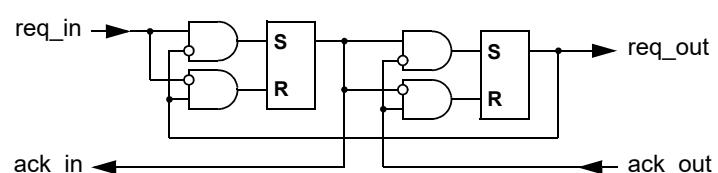
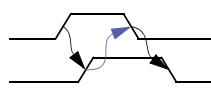
Sünkroonne või asünkroonne nullimine?

- **Sünkroonne nullimine**
 - **kõikidel mäluelementidel samal ajal**
 - taksignaali aktiivne front viiakse kõikide mäluelementideeni (enamvähem) samal ajal
 - **takti olemasolu on vajalik**
 - taksignaal ei pruugi alguses olemas olla
- **Asünkroonne nullimine**
 - **takti olemasolu ei ole vajalik**
 - möjub mäluelemendile kindlasti
 - **nullimis-signaal võib eri mäluelementidel lõppeda erineval ajal**
 - signaali levimine võib olla erinev – vaadeldakse tavalise signaalina, kus sama-aegsus pole kriitiline
- **Kombineeritud lähenemine – algus asünkroonne, lõpp sünkroonne**



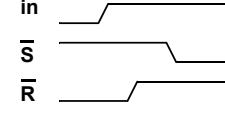
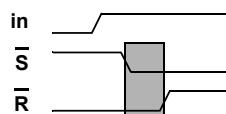
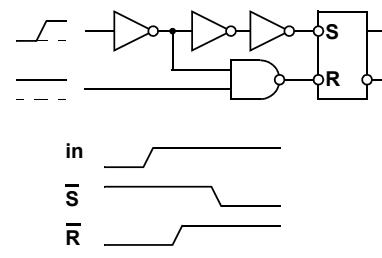
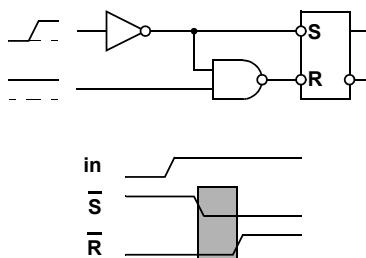
Asünkroonsed automaadid

- **Taksignaal puudub**
- **Muutus sisendil on sündmuseks → isetakteeruv**
- **Signaalide võistlus (signal race) – kriitilise tee analüüs väga oluline**
 - sündmus saabub eri teid pidi – võib näida kahe või enama sündmusena
- **Asünkroonne andmevahetus**
- **Isesünkroniseerivad süsteemid**



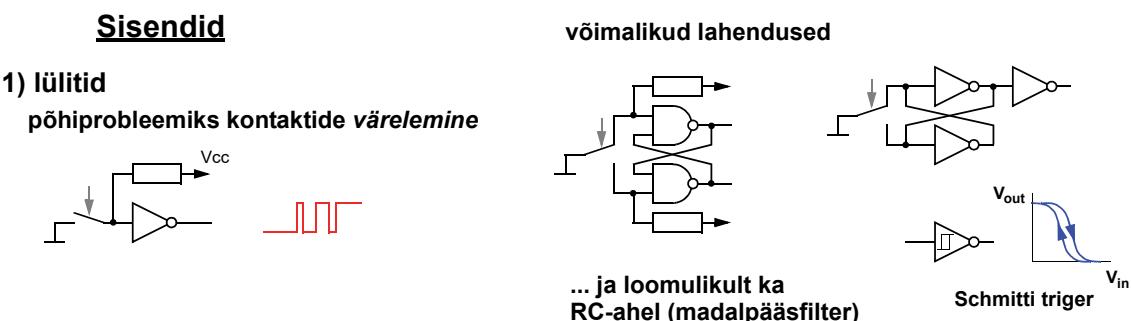
Asünkroonsed automaadid

- Automaadi tabel (GSA, olekudiagramm) aluseks
- Olekute kodeerimine
 - nn. naaberkoodid – erinevus ühes järgus
 - vähendab signaalide võistluse ohtu siirdel



Digitaalskeem – seos füüsilise maailmaga

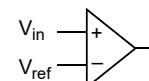
- Sisendid, väljundid jms.
 - vt. nt. John F. Wakerly, "Digital design: principles and practices." Pearson/Prentice Hall



2) ADC – analoog-digitaal muundurid

pinge → kood	põhi-elemendiks komparaator
vool → kood	võrreldakse erinevust sisend-
sagedus → kood	ja tugipingi vahel
jne.	paralleeline – n bitti → 2^n komparaatorit

järjestikuline ~ FSM, DAC + komparaator

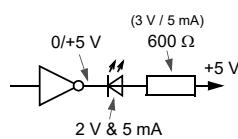


Seos füüsilise maailmaga

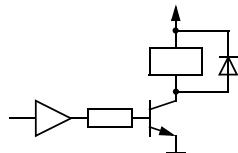
- Sisendid, väljundid jms.

Väljundid

1) indikaatorid (nt. LED)



2) täiturid (nt. relee)



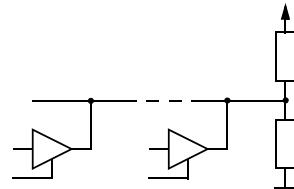
3) DAC – digitaal-analoog muundurid

nt. XSA-3S1000
www.xess.com

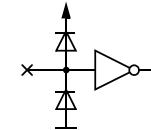
0xx/1xx	470 Ω
x0x/x1x	1 kΩ
xx0/xx1	1.8 kΩ

Siinid

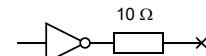
sobitus



kaitsedioodid



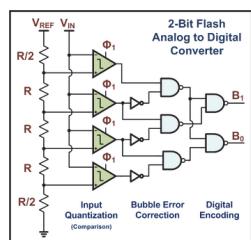
lühisekaitse



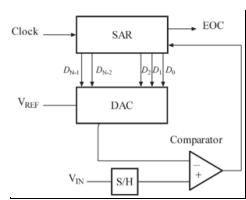
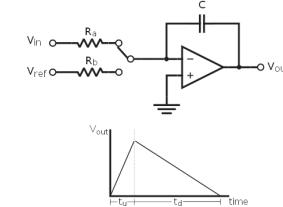
ADC / DAC

- Analog-to-Digital-Converter / Digital-to-Analog-Converter

ADC

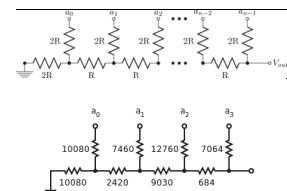


Integrating ADC



Successive approximation ADC

DAC

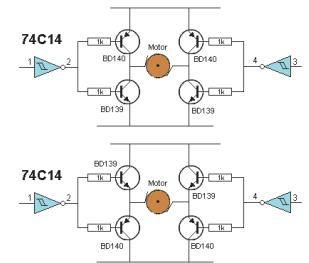
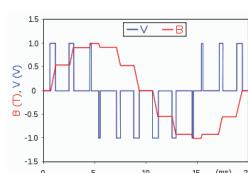


Resistor ladders

H-sild / H-bridge

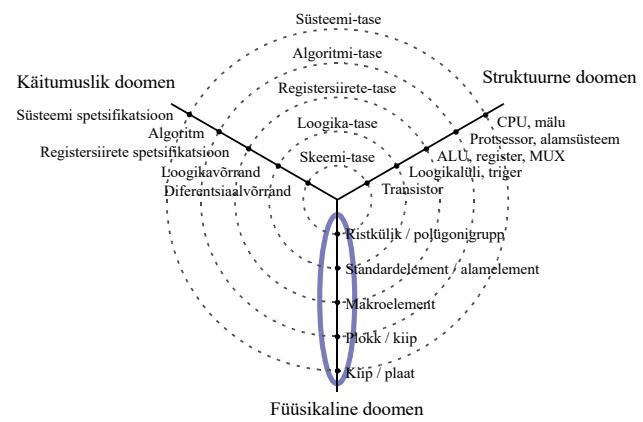
www.talkingelectronics.com

Pulse-width modulation

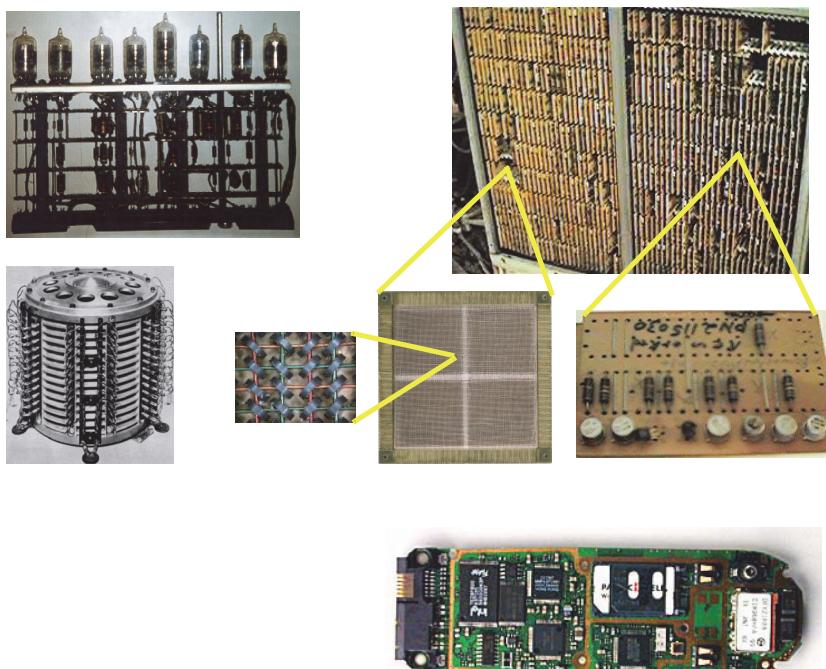


Disaini põhetapid

- **Süsteemi disain - System design**
a.k.a. **Arhitektuuri süntees - Architectural-level synthesis**
 - kirjeldus / spetsifikatsioon → plokk-skeem
 - makroskoopilise struktuuri määramine ehk
kuidas on peamised ühendusplokid omavahel ühendatud
- **Loogikadisain - Logic Design**
 - plokk-skeem → loogikalülid
 - mikroskoopilise struktuuri määramine
ehk
kuidas on loogikalülid omavahel
ühendatud
- **Füüsiline disain - Physical design**
a.k.a. **Geomeetria süntees - Geometrical-level synthesis**
 - loogikalülid → transistorid, ühendusjuhtmed, mikroskeem



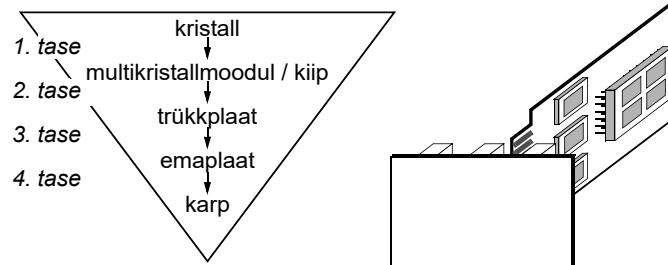
Füüsiline realiseerimine – ajalugu ja tänapäev



Pakendamine

- Pakendamise hierarhia**

- Lahendatavad ülesanded
 - elektrilised
 - mehhaanilised
 - termilised

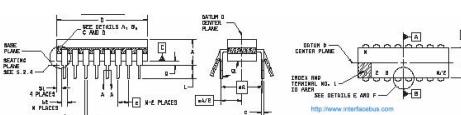


- Kiipide/korpuste tüübhid**

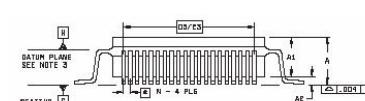
- Aukmonteeritavad (läbi trükkplaadi)
 - DIP: Dual In-line Package; PGA: Pin Grid Array
 - C-DIP, CERDIP, CPGA, TBD, HDIP, PDIP, PPGA, Shrink DIP, SIP
- Pindmonteeritavad
 - PLCC: Plastic Leaded Chip Carrier; SOIC: Small Outline IC; BGA: Ball Grid Array
 - BQFP, CBGA, CFP, CPGA, CQFP, TBD, DLCC, FBGA, fpBGA, JLCC, LCC, LCCC, LFBGA, LGA, MLCC, PBGA, PQFD, PQFP, PSOP, QFP, QSOP, SOJ, SSOP, TQFP, TSOP, TSSOP, TVSOP, VQFB
- http://www.interfacebus.com/Design_Pack_types.html

Kiipide, korpuste ja pakendamise näiteid

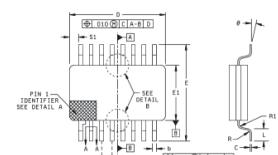
DIP



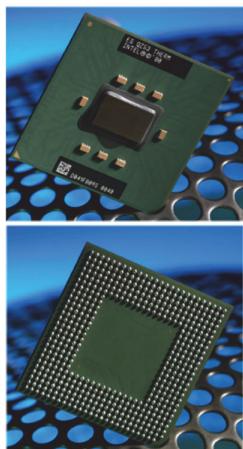
PLCC



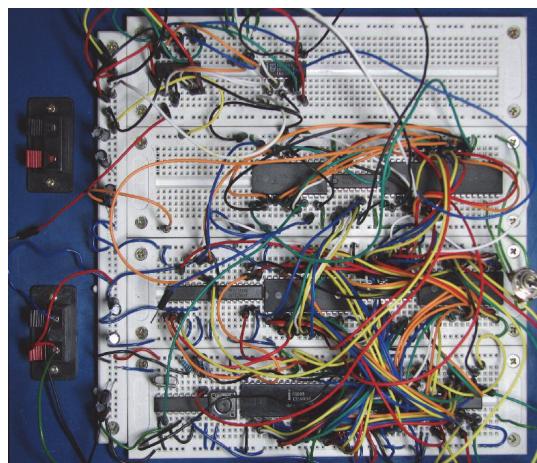
SOIC



FCBGA (Intel)



prototüüpimine



ruumiline montaaž



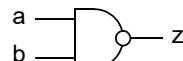
hübridmikroskeem

VLSI füüsiline disain

- Loogika tase

- loogikaelementid / loogikaavaldised
- ahelad / bitid

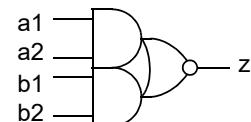
2-NAND



2-NOR

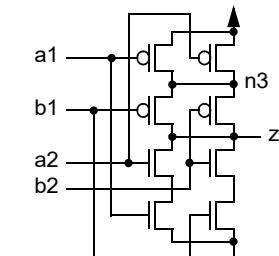
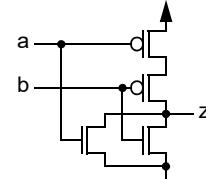
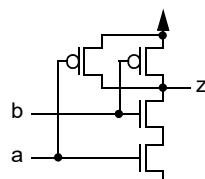


2-2-AND-NOR



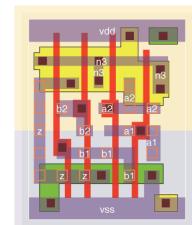
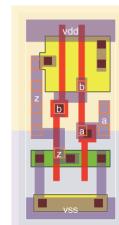
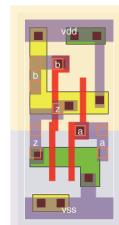
- Füüsika tase

- transistorid / traadid



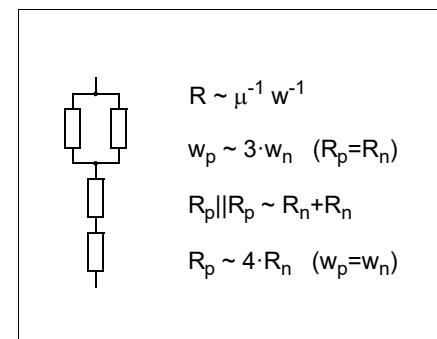
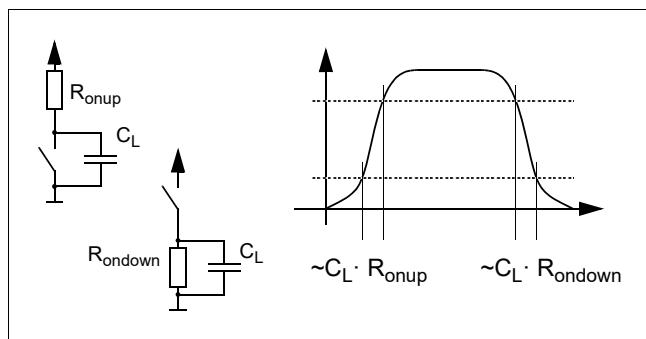
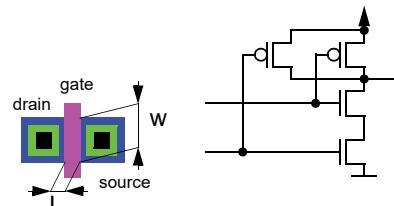
- polügonid

vt. ka <http://www.vlsitechnology.org/>



CMOS - miks NAND?

- Materjalide omadused – mobiilsus –
 $\mu_n = 1250 \text{ cm}^2 / \text{V sec}$ & $\mu_p = 480 \text{ cm}^2 / \text{V sec}$
- $R \sim \mu^{-1}$ & $R \sim L w^{-1}$ (L - konstant)

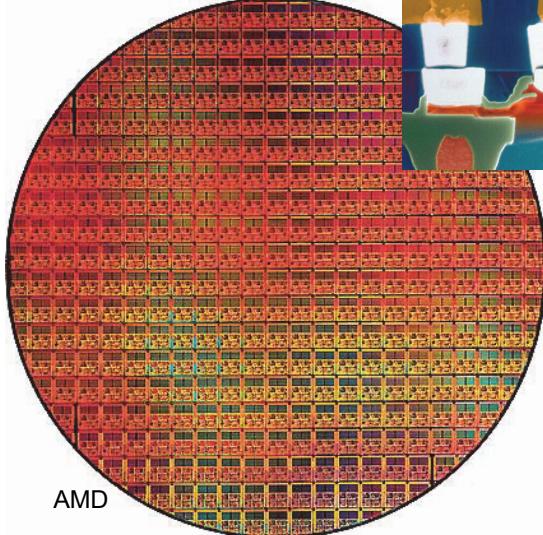




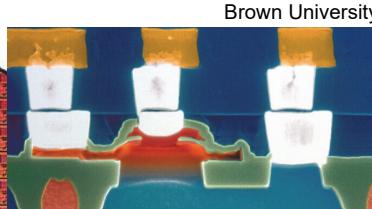
Mikroskeemide valmistamine

- maskid – ilmutamine
 - söövitamine / lisamine

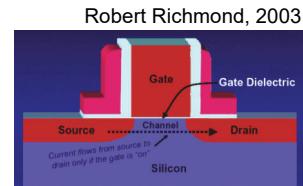
- pakendamine
 - testimine



© Peeter Ellervee



digesys - physical - 15

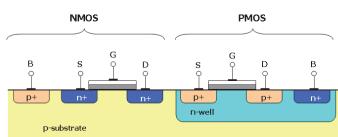


A 3D rendering of a complex mechanical structure, likely a bridge or industrial framework, composed of various colored components (blue, red, green, yellow) resting on a dark base.

Wikipedia

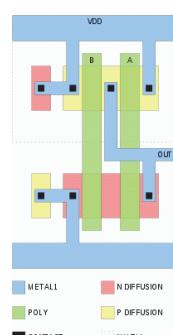
Protsessi sammud (2D-transistorid)

CMOS transistorid



n - elektronid [P, As, Sb]
p - augud [B, Al]

2-NAND *pinnalaotus*



- a. Prepare wafer

 - b. Apply photoresist

 - c. Align photomask

 - d. Expose to UV light

 - e. Develop and remove photoresist exposed to UV light

 - f. Etch exposed oxide

 - g. Remove remaining photoresist


söövitamise sammud

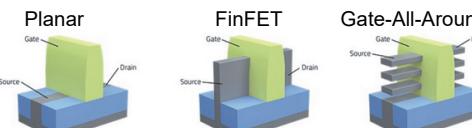
valmistamise sammud

- The diagram illustrates the sequential steps of CMOS process flow:

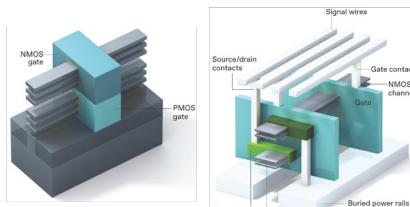
 1. Grow field oxide on p-type substrate.
 2. Etch oxide for pMOSFET.
 3. Diffuse n-well.
 4. Etch oxide for nMOSFET.
 5. Grow gate oxide.
 6. Deposit polysilicon.
 7. Etch polysilicon and oxide.
 8. Implant sources and drains.
 9. Grow nitride.
 10. Etch nitride.
 11. Deposit metal.
 12. Etch metal.

Key features shown in the diagram include:
 - Oxide layers (ox.) in grey.
 - Polysilicon in green.
 - Nitride in light blue.
 - Metal layers in black.
 - p-type substrate in yellow.
 - n-well regions in blue.
 - n+ and p+ implants in orange/red.

Alla-mikroni tehnoloogiad (3D-transistorid)

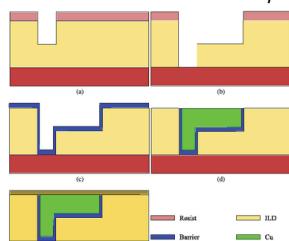


<https://semiengineering.com/whats-after-finfets/>



IEEE Spectrum 2022/12:
The Transistor at 75:
Taking Moore's Law to
New Heights [pp.32-37]

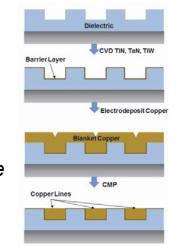
Dual-damascene fabrication process



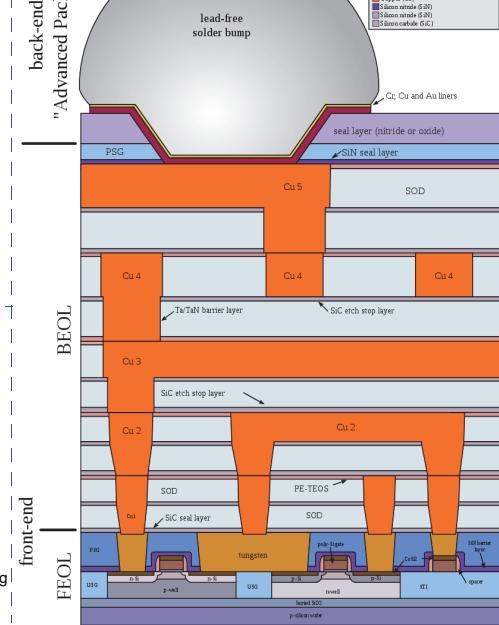
<https://www.mks.com/n/chemical-mechanical-polishing>

Traadiid

Chemical
Mechanical
Polishing in
Damascene
Process



www.wikipedia.org

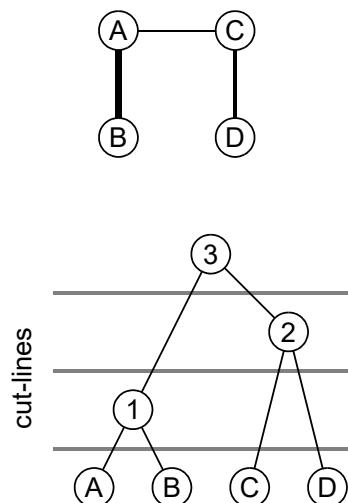


© Peeter Ellervee

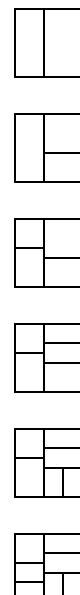
digisys - physical - 17

Pinnalaotuse süntees

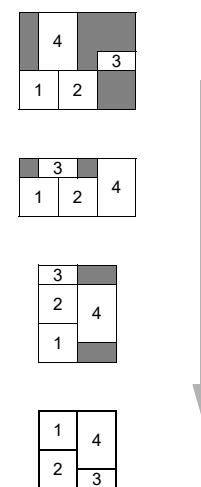
• Tükeldamine



• Pinnaplaneering



• Paigaldamine



© Peeter Ellervee

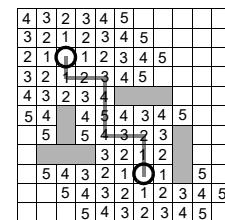
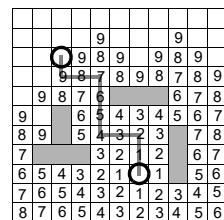
digisys - physical - 18

Pinnalaotuse süntees

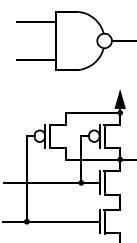
Ruutimine

- Ruutimine (trasseerimine)**

- labürindi läbimine**
 - vajab palju mälu!
 - kahesuunaline otsimine
 - mitmekihilise ruutimine



- Pinnalaotuse optimeerimine**



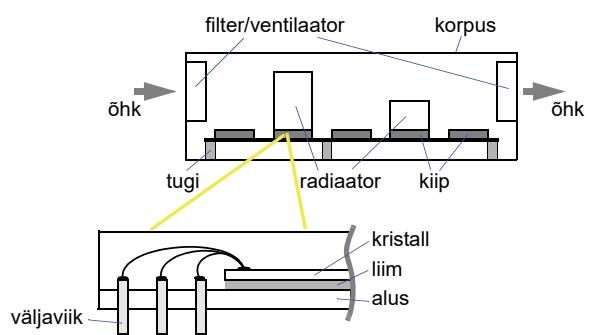
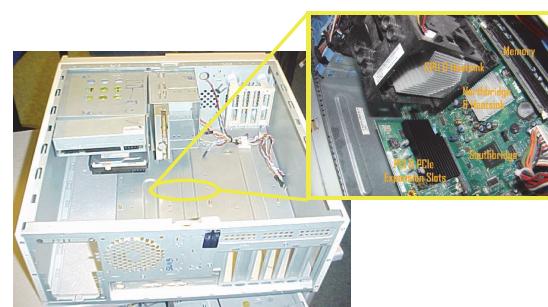
Optimeerimine

- Pinnalaotuse kontroll**

- DRC (Design Rule Check)

Pakendamine - korpused

- Füüsilised nõuded ja piirangud**
 - mõõtmed, liidesed
 - vastupidavus - tolm, vibratsioon
- Termilised nõuded ja piirangud**
 - töötemperatuuri vahemik
 - jahutamine / küte
- Elektrilised nõuded ja piirangud**
 - elektritoide
 - kaitse - liigpinge, elektromagnetväljad
- Ergonomilised nõuded ja piirangud**
 - väljanägemine, kasutajaliides, müra

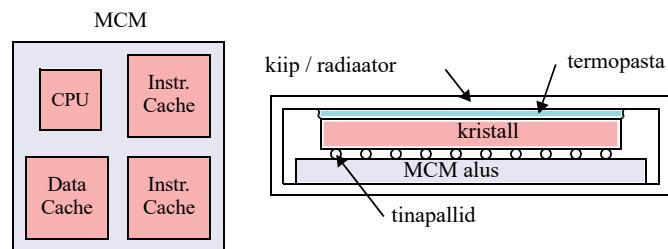


Termilised probleemid

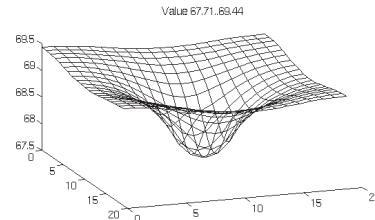
- **Jahutamine**

- **Näidisdisain (MCM)**

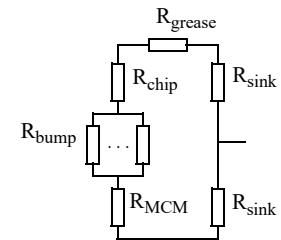
- CPU - 68 mm^2 , cache - 112 mm^2
- koguvõimsus - 72 W
- soojuse eemaldamine
 - kristall (GaAs): 46 W/mK
 - väljaviigud (tinapallid): $d 0.1 \text{ mm}$, samm 0.25 mm , 36 W/mK (CPU 361 & cache 441)
 - termopasta: paksus 0.2 mm , 1.1 W/mK
 - MCM alus (alumina): $27 \times 27 \text{ mm}$, 20 W/mK
 - kiip/radiaator (Al): 238 W/mK



Temperatuuri jaotus väljaviigu ümbruses



Soojusvoo mädel

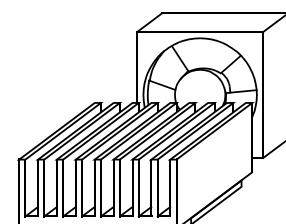
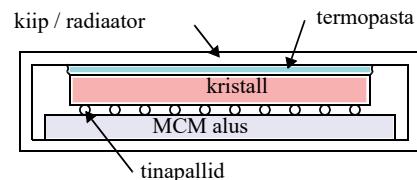


Termilised probleemid

- **Jahutamine (järg)**

- temperatuuride vahed
 - väljaviik & MCM: $20\text{-}25 \text{ K}$
 - koos termopastaga: $15\text{-}16 \text{ K}$
- **radiaator**
 - vaba õhuvool: $5 \text{ W/m}^2\text{K}$
 - sundjahutus (ventilaator): $50 \text{ W/m}^2\text{K}$
 - kristalli temperatuur $\leq 80^\circ\text{C}$
 - radiaatori pindala [cm^2]:

Radiaatori temperatuur [°C]	Keskkonna temperatuur			
	vaba õhuvool		sundjahutus	
	50°C	30°C	50°C	30°C
64.0	10286	4237	1029	424



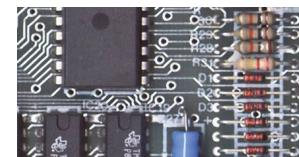
- **Termiline paisumine**

- kristall (GaAs): $6.8 \cdot 10^{-6} \text{ K}^{-1}$ (paisub kuni $1.4 \mu\text{m}$); MCM alus (alumina): $7.7 \cdot 10^{-6} \text{ K}^{-1}$



Trükkplaadid

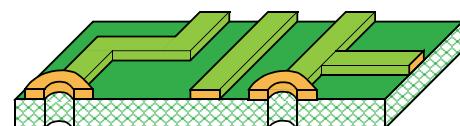
- **PCB (Printed Circuit Board)**
 - **Valmistamine ja projekteerimine**
 - töökindlus, maksumus, jõudlus...
 - **Komponendid**
 - mikroskeemid, transistorid, takistid, kondensaatorid jne.
 - **Ühendused**
 - **Liidesed**
 - **Kinnitused**
-
- **Trükkplaadi valmistamine**
 - **Komponentide paigaldamine (ja kinnitamine)**
 - **Elektriliste ühenduste loomine (nt. jootmine)**



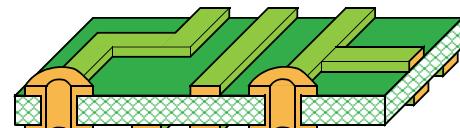
Trükkplaatide valmistamine

- **Vasega (Cu) kaetud tekstoliit (klaasriie+epoksüvaik)**
- **Ühekihililine trükkplaat**
 - ühendusradjad (alumine pool)
- **Kahekihililine trükkplaat**
 - ühendusradjad
 - metalliseeritud läbiviigud
- **Mitmekihililine trükkplaat**
 - mitu kahekihilist plaati
 - läbiviikude asukohad!

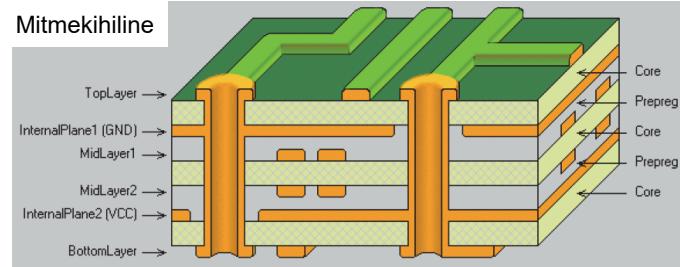
Ühekihililine



Kahekihililine



Mitmekihililine





Trükkplaatide valmistamine

Väikeseeriad / üksikeksemplarid

- Täielikult vasega kaetud plaat (1- või 2-kihiline)
- Läbiviikude puurimine (drilling)
- Läbiviikude galvaaniline metalliseerimine
- Ühendusradade loomine == liigse vase eemaldamine
 - liigse metalli söövitamine (etching)
 - 1) kaitsekihi peale kandmine (rade positiivkujutis)
 - a) kaitselaki / -värvjoonistamine / siiditrükk
 - b) printimine (fototundlik materjal, termokiled jne.)
 - 2) söövitamine (FeCl_3 , HNO_3 jne.)
 - liigse metalli välja freesimine (milling)
 - Komponentide paigaldamine
 - vajaduse korral ka kinnitamine (nt. liimimine)
 - Jootmine
 - mehhaniiseritud (tinalaine) või kätsitsi



Trükkplaatide valmistamine

Suurseeriad

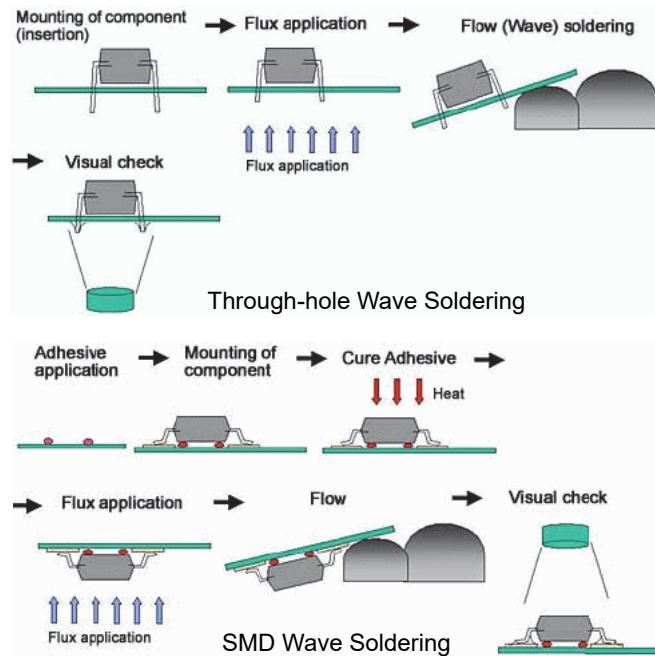
- Läbiviikude puurimine (metalliga katmata plaat)
- Ühendusradade loomine == vasekihi galvaaniline kasvatamine
 - keemiliselt kantakse peale õhuke vasekiht
 - radade asukohtade trükkimine (fotolitograafia)
 - galvaaniline radade kasvatamine vajaliku paksuseni (tagab ka läbiviikude metalliseerimise)
 - liigse vase eemaldamine (söövitamine)
- Kaitsekihi (-laki) ja jootevedeliku/-tinaga katmine
- Komponentide (mehhaniseeritud) paigaldamine
 - vajaduse korral ka kinnitamine (nt. liimimine)
- Jootmine
 - mehhaniiseritud



Trükkplaatide valmistamine

• Valmistamine

- komponentide kinnitamine
- jootmine
 - jootevedelik / -tina
- termilised probleemid
 - suured vasepinnad
 - komponentide ülekuumenemine
- kvaliteedi kontroll
 - visuaalne
- lõppviimistlus
 - puhastamine
 - kaitselakkimine
- lõpptestimine
 - funktsionaalsuse kontroll

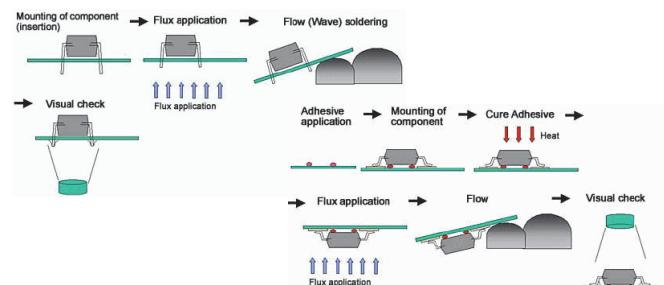


Trükkplaatide valmistamine

Wave Soldering

Electro Soft Inc.
<https://www.youtube.com/watch?v=inHzaJIE7-4>

Agrowtek Inc.
<https://www.youtube.com/watch?v=VWH58QrprVc>

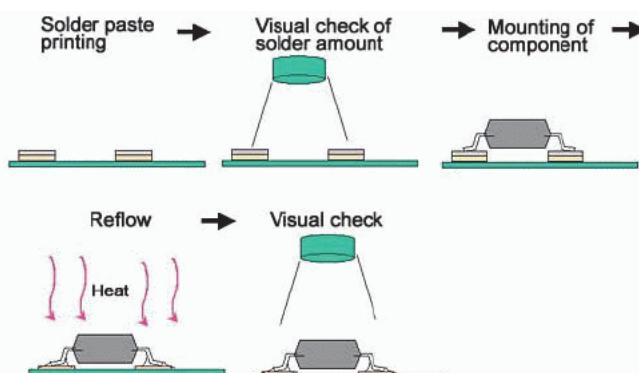


SMD Reflow Soldering

GIGABYTE factory tour
<https://www.youtube.com/watch?v=Va3Bfjn4inA>

Tutorial
<https://www.youtube.com/watch?v=gu0v8lfLcKg>

SMD reflow at home
<https://www.youtube.com/watch?v=U48Nose31d4>





Trükkplaatide valmistamine

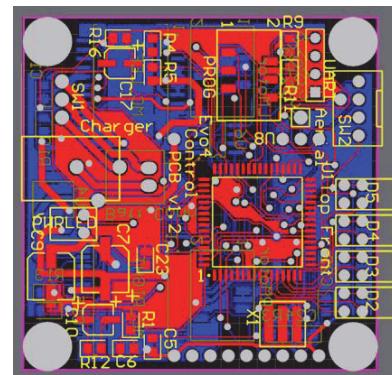
Praktilisi nõuandeid

- Mõõtühik on *mil* (1/1000 tolli, st. 0,0254 mm)
- **Augud**
 - mida väiksem auk, seda kallim plaat
 - väikseimad augud võksid olla 0,5 mm või suurem
 - mida paksem plaat, seda suuremad augud – 2 mm plaat -> mitte alla 0,4 mm augud
- **Ühendusradjad**
 - liiga kitsad rajad ja radadevahed tekitavad probleeme
 - soovitav laius 0,25 mm (10 mil)
- **Polügonid (suured pinnad, nt. maakiht)**
 - kasutatakse ekraaniks, jahutamiseks jne.
 - väikseim vahe polügoni ja radade vahel vähemalt 0,25 mm
- **Jootemask**
 - kõikide jooteplatside jaoks peaks olema jootemaskis (kaitselakk) vastav auk
- **Markeering**
 - ei tohi sattuda jootekohadele, täpsus ~0,5 mm



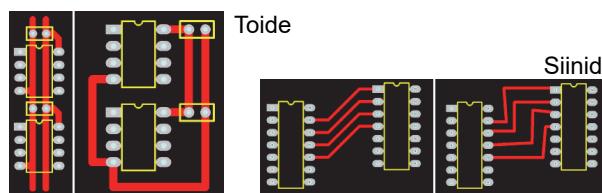
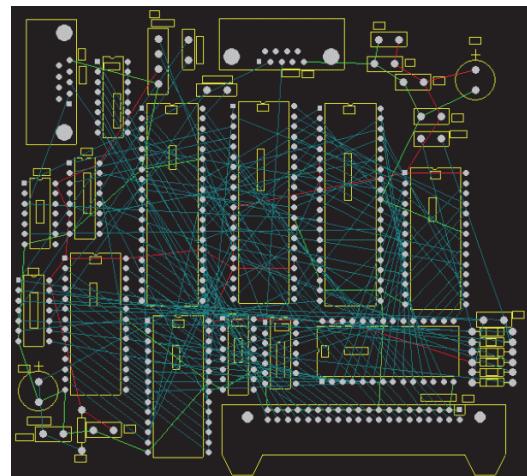
Trükkplaatide projekteerimine

- Skeemist moodulini
 - Skeemi sisestamine
 - Komponentide paigaldamine
 - siinide asukohad
 - tugikomponendid
 - Ruutimine
 - harakapesa (rat-nest) asendamine traatidega
 - toiteühendused
 - Kontroll (DRC)
 - radade mõõtmned
 - radadevahelised kaugused
 - aukudevahelised kaugused
 - jne.



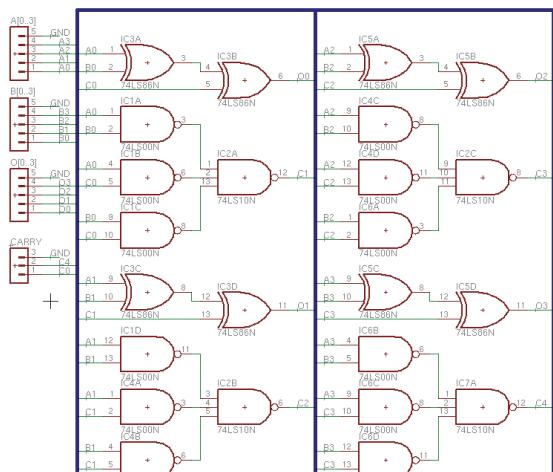
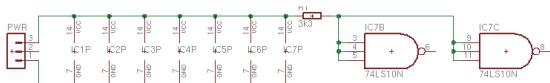
Trükkplaatide projekteerimine

- Projekteerimine
- PCB Design Tutorial
 - David L. Jones
 - <http://www.alternatezone.com/>
- Mõningaid soovitusi
 - Toite ühendamine
 - filterkondensaatorid
 - Siinide ühendamine
 - Mitmekihilised plaadid
 - läbiviikude tüübidi – läbi terve plaadi, (osaliselt) peidetud
 - läbiviikude asukohad – sünkroniseerimine
- EAGLE
 - Easily Applicable Graphical Layout Editor
 - CadSoft Online – <http://www.cadsoft.de/>

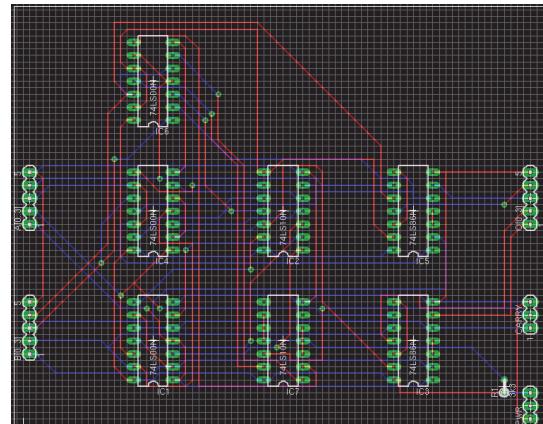


Näidisdisain – 4-bitine summaator

7 kiipi: 2x(4x2-XOR), 3x(4x2-NAND), 2x(3x3-NAND)



36 ahelat, 82 ühendust, 17 läbiviiku



36 ahelat, 82 ühendust, 64 läbiviiku

